

Sistem Operasi (INF-201)

Pertemuan 7: Manajemen Memori Utama & Paging 64-bit

Tim Dosen Sistem Operasi

Program Studi Informatika – Universitas Bengkulu

Semester Ganjil 2026/2027



Capaian Pembelajaran (Sub-CPMK 7)

- Mahasiswa mampu menjelaskan hierarki memori dan translasi Alamat Logis ke Alamat Fisik.
- Mahasiswa memahami alur Hardware TLB (Hit vs Miss) (OSTEP Ch. 19).
- Mahasiswa memahami struktur Multi-level Paging pada arsitektur 64-bit (OSTEP Ch. 20).
- Mahasiswa mampu menghitung Effective Access Time (EAT).

Struktur Alamat Logis

Alamat memori dibagi menjadi 2 bagian utama:

- **Page Number (p)**: Indeks pada Page Table.
- **Page Offset (d)**: Pergeseran alamat di dalam page/frame.

Ukuran Page = 2^m bytes $\implies d$ berukuran m bits

Alamat Fisik = $(f \times 2^m) + d$ di mana f = Frame Number

Algoritma Hardware TLB Control Flow (OSTEP Ch. 19)

```
VPN = (VirtualAddress & VPN_MASK) >> SHIFT;
(Success, TlbEntry) = TLB_Lookup(VPN);
if (Success == True) {
    if (CanAccess(TlbEntry.ProtectBits) == True) {
        PhysAddr = (TlbEntry.PFN << SHIFT) | Offset;
        AccessMemory(PhysAddr); // TLB HIT!
    } else RaiseException(PROTECTION_FAULT);
} else { // TLB MISS!
    PTEAddr = PageTableBaseRegister + (VPN * sizeof(PTE));
    PTE = AccessMemory(PTEAddr);
    if (PTE.Valid == False) RaiseException(SEGMENTATION_FAULT);
    TLB_Insert(VPN, PTE.PFN, PTE.ProtectBits);
    RetryInstruction();
}
```

Hardware Accelerator: TLB & EAT Calculation

- **TLB:** Memori asosiatif berkecepatan sangat tinggi di CPU untuk menyimpan *cache* translasi $p \rightarrow f$.
- **Effective Access Time (EAT):**

$$\text{EAT} = \alpha \times (\epsilon + t_m) + (1 - \alpha) \times (\epsilon + 2 \cdot t_m)$$

di mana α = TLB Hit Ratio, ϵ = TLB Search Time, t_m = Memory Access Time.

Mengapa Membutuhkan Multi-Level Page Table?

Page Table linear 1-level pada sistem 64-bit membutuhkan memori raksasa yang tidak praktis tersambung berurutan (*contiguous*).

- **Page Directory:** Membagi Page Table menjadi halaman-halaman kecil dan hanya mengalokasikan memori untuk bagian yang benar-benar dipakai oleh proses (*sparse address space*).
- **Translasi 4-Level x86-64:** PML4 → PDPT → PD → PT → RAM Physical Address.

Tugas Membaca Mingguan (Persiapan UTS)

Persiapan Ujian Tengah Semester (UTS - Pertemuan 8)

Mahasiswa diwajibkan membaca ulang dan menelaah bab-bab utama dari buku teks:

- **[OSTEP]** Review Chapter 2–20 (Virtualization & Concurrency Basics)
- **[Think OS]** Review Chapter 1–9 (C Programming & Memory Systems)
- **[xv6 RISC-V]** Review Chapter 1–3 (OS Interfaces, Org, & Page Tables)

Fokus Evaluasi UTS

Soal UTS mencakup pemahaman konsep dasar (C1–C2) serta analisis kuantitatif / koding (C3–C6) pada Sub-CPMK 1 s.d. 7.