

LEMBAR KERJA MAHASISWA & PROBLEM SET MINGGU 9: ELEMEN MEMORI SEKENSIAL (LATCH & FLIP-FLOP SR, JK, D, T)

MATA KULIAH: SISTEM DIGITAL (TIF-1106) — S1 TEKNIK INFORMATIKA

Integrasi Taksonomi Bloom Level C1 (Mengingat) s.d. C6 (Mencipta)

Nama Mahasiswa : NIM :
Kelas / Kelompok: Tanggal :

BAGIAN A: ELEMEN SEKENSIAL (LEVEL C1 – C2)

- A.1. [C1 – Mengingat]** Tuliskan persamaan karakteristik $Q(t+1)$ untuk JK Flip-Flop dan D Flip-Flop!
- A.2. [C2 – Memahami]** Mengapa kondisi masukan $S = 1, R = 1$ dilarang pada SR Latch berbasis gerbang NOR?

BAGIAN B: PENERAPAN EXCITATION TABLE (LEVEL C3)

- B.1. [C3 – Menerapkan]** Lengkapi *Excitation Table* untuk transisi $Q(t) \rightarrow Q(t+1)$: $0 \rightarrow 0, 0 \rightarrow 1, 1 \rightarrow 0, 1 \rightarrow 1$ untuk tipe JK dan T Flip-Flop!

BAGIAN C: ANALISIS TIMING DIAGRAM FLIP-FLOP (LEVEL C4)

- C.1. [C4 – Menganalisis]** Gambarkan bentuk gelombang keluaran Q dari D Flip-Flop *Positive-Edge Triggered* terhadap sinyal masukan data D dan clock CLK !

BAGIAN D: EVALUASI LATCH VS FLIP-FLOP (LEVEL C5)

- D.1. [C5 – Mengevaluasi]** Evaluasi keunggulan *Edge-Triggered Flip-Flop* dibanding *Level-Sensitive Latch* dalam mencegah race condition pada memori CPU!

BAGIAN E: PERANCANGAN T-FF DENGAN JK-FF (LEVEL C6)

- E.1. [C6 – Mencipta]** Rancanglah sirkuit konversi JK Flip-Flop menjadi T Flip-Flop di Logisim Evolution!