

SISTEM DIGITAL (TIF-1106)

Pertemuan 1: Pengantar Sistem Digital, Sinyal Diskrit, Konversi Radiks, & Operasi Signed Complement

Tim Dosen Teknik Informatika — S1 Teknik Informatika

Capaian Pembelajaran Pertemuan 1 (Sub-CPMK 1)

Sub-CPMK 1

Mahasiswa mampu mengidentifikasi perbedaan fundamental sinyal analog dan digital, mengonversi secara presisi antar-sistem bilangan radiks R (biner, oktal, desimal, heksadesimal), mengoperasikan representasi bilangan bertanda menggunakan 1's dan 2's complement, serta menganalisis efek overflow pada register n -bit.

Domain Pengetahuan Teoretis

- ▶ Sinyal Continuous (Analog) vs Discrete (Digital)
- ▶ Ambang Tegangan V_{IL} , V_{IH} , V_{OL} , V_{OH} & Noise Margin
- ▶ Formulasi Posisi Pembobotan Radiks R
- ▶ Algoritma Konversi Pecahan Desimal $\rightarrow$ Radiks R

Domain Keterampilan Praktis

- ▶ Pemetaan Nibble Biner $\leftrightarrow$ Heksadesimal & Oktal
- ▶ Aritmatika Penjumlahan/Pengurangan 2's Complement
- ▶ Deteksi Kondisi Overflow ($V = C_{in} \oplus C_{out}$)
- ▶ Pengenalan Logisim Evolution

Tugas Membaca Wajib Minggu 1 (*Weekly Reading*)

Tugas Literasi Sebelum Sesi Perkuliahan & Praktikum

Mahasiswa wajib membaca bab referensi berikut dari berkas PDF terbuka (buku_referensi_pdf/) sebelum mengikuti kelas teori dan praktikum:

- ▶ **[Ref 1] Kuphaldt (2024): *Lessons In Electric Circuits Vol. IV – Digital***
 - ▶ **Bab 1:** *Numeration Systems* (Desimal, Biner, Oktal, Heksadesimal)
 - ▶ **Bab 2:** *Binary Arithmetic* (Penjumlahan Biner & 2's Complement)
- ▶ **[Ref 2] Coulston (2020): *Digital Design: A Datapath and Control***
 - ▶ **Bab 1:** *Introduction to Digital Systems & Data Representation*
- ▶ **[Ref 3] Coulston Labs (2020): *Digital Design Laboratory Manual***
 - ▶ **Lab 1:** *Basic Logic Measurements & Signal Levels*

Pre-Test Evaluasi

Setiap sesi perkuliahan diawali kuis 5 menit berbasis materi bacaan wajib di atas.

Mengapa Mempelajari Sistem Digital?

Pilar Utama Informatika

Seluruh arsitektur komputer modern, prosesor CPU/GPU, memori semikonduktor, hingga sistem tertanam (*embedded systems*) dibangun di atas fondasi ****Sistem Digital****.

Dua Keadaan Logika

Dunia digital menyederhanakan kompleksitas fisik menjadi dua keadaan diskrit:

- ▶ **LOGIKA 1** (High / True / V_{DD})
- ▶ **LOGIKA 0** (Low / False / GND)

Keunggulan Utama Sistem Digital

1. **Reproduksibilitas & Keandalan:**
Sinyal diskrit tidak mudah terdistorsi oleh noise kecil.
2. **Kemudahan Pemrograman:**
Perilaku sistem dapat dikontrol melalui instruksi perangkat lunak.
3. **Integrasi Skala Besar (VLSI):**
Miliaran transistor dapat dipadatkan dalam satu keping IC.
4. **Kapasitas Penyimpanan Presisi:**
Data digital dapat disimpan dan diproses tanpa kehilangan kualitas.

Sinyal Analog vs Sinyal Digital

Sinyal Analog (Kontinu)

- ▶ Sinyal bernilai kontinu terhadap waktu $V(t)$.
- ▶ Rentan terhadap derau (*noise*), interferensi elektromagnetik, dan perubahan suhu.
- ▶ Contoh: Gelombang suara alami, suhu lingkungan, tegangan baterai alami.

Sinyal Digital (Diskrit)

- ▶ Sinyal bernilai diskrit pada interval waktu tertentu.
- ▶ Memiliki toleransi rentang tegangan sehingga sangat kebal terhadap derau.
- ▶ Contoh: Data dalam memori RAM, transmisi sinyal bus CPU, memori USB Flash.

Karakteristik	Sistem Analog	Sistem Digital
Kompleksitas Perancangan	Tinggi (Memerlukan analisis linier R, L, C)	Terstruktur (Menggunakan Aljabar Boolean)
Efisiensi Penyimpanan	Rendah	Sangat Tinggi (Terkompresi & Terenkripsi)
Sensitivitas Noise	Sangat Peka	Sangat Toleran (Terdapat Noise Margin)

Ambang Tegangan CMOS & Margin Imun Noise (V_{IL} , V_{IH})

Komponen digital menginterpretasikan sinyal analog berdasarkan standar ambang tegangan (*Voltage Thresholds*):

Tingkat Tegangan	Simbol	Rentang CMOS 5V	Interpretasi Logika
Input Low Maximum	V_{IL_max}	0.0V – 1.5V	Dianggap pasti Logika 0 (LOW)
Forbidden / Noise Region	—	1.5V – 3.5V	DAERAH TERLARANG / INVALID (Metastable)
Input High Minimum	V_{IH_min}	3.5V – 5.0V	Dianggap pasti Logika 1 (HIGH)
Output Low Maximum	V_{OL_max}	0.0V – 0.5V	Jaminan luaran Logika 0 dari penggerak
Output High Minimum	V_{OH_min}	4.5V – 5.0V	Jaminan luaran Logika 1 dari penggerak

Noise Margin Low (NM_L)

$$NM_L = V_{IL_max} - V_{OL_max} = 1.5V - 0.5V = 1.0V$$

Noise Margin High (NM_H)

$$NM_H = V_{OH_min} - V_{IH_min} = 4.5V - 3.5V = 1.0V$$

Formulasi Umum Sistem Bilangan Basis Radiks R

Setiap sistem bilangan posisional bersumber pada pembobotan basis radiks R . Suatu bilangan N dinyatakan sebagai:

$$N = \sum_{i=-m}^{n-1} d_i \cdot R^i = d_{n-1}R^{n-1} + \dots + d_0R^0 + d_{-1}R^{-1} + \dots + d_{-m}R^{-m}$$

Nama Sistem	Radiks (R)	Set Digit Terpakai	Bobot Posisi Digit (R^i)
Biner	$R = 2$	$\{0, 1\}$	$\dots, 2^3 = 8, 2^2 = 4, 2^1 = 2, 2^0 = 1, 2^{-1} = 0.5, 2^{-2} = 0.25, \dots$
Oktal	$R = 8$	$\{0, 1, 2, 3, 4, 5, 6, 7\}$	$\dots, 8^2 = 64, 8^1 = 8, 8^0 = 1, 8^{-1} = 0.125, \dots$
Desimal	$R = 10$	$\{0, 1, 2, 3, 4, 5, 6, 7, 8, 9\}$	$\dots, 10^2 = 100, 10^1 = 10, 10^0 = 1, 10^{-1} = 0.1, \dots$
Heksadesimal	$R = 16$	$\{0..9, A..F\}$	$\dots, 16^2 = 256, 16^1 = 16, 16^0 = 1, 16^{-1} = 0.0625, \dots$

Simbol Heksadesimal A s.d. F

$A_{16} = 10_{10}, B_{16} = 11_{10}, C_{16} = 12_{10}, D_{16} = 13_{10}, E_{16} = 14_{10}, F_{16} = 15_{10}.$

Konversi Basis Radiks $R \rightarrow$ Desimal (Pembobotan Posisi)

Contoh 1: Konversi Biner Pecahan $(1011.101)_2 \rightarrow$ Desimal

$$\begin{aligned}(1011.101)_2 &= (1 \times 2^3) + (0 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) + (1 \times 2^{-1}) + (0 \times 2^{-2}) + (1 \times 2^{-3}) \\ &= 8 + 0 + 2 + 1 + 0.5 + 0 + 0.125 = \mathbf{11.625}_{10}\end{aligned}$$

Contoh 2: Konversi Heksadesimal Pecahan $(2C.8)_{16} \rightarrow$ Desimal

$$\begin{aligned}(2C.8)_{16} &= (2 \times 16^1) + (12 \times 16^0) + (8 \times 16^{-1}) \\ &= 32 + 12 + 0.5 = \mathbf{44.5}_{10}\end{aligned}$$

Konversi Desimal $\rightarrow$ Basis R (Pembagian & Perkalian Berulang)

Prosedur konversi dilakukan secara terpisah untuk bagian bulat dan bagian pecahan:

1. **Bagian Bulat:** Bagi berulang dengan R hingga hasil = 0. Sisa pembagian dibaca dari bawah ke atas (**MSB ke LSB**).
2. **Bagian Pecahan:** Kalikan berulang dengan R . Ambil angka di depan koma dari atas ke bawah.

Contoh: Konversi Desimal $(43.375)_{10} \rightarrow$ Biner

Bagian Bulat (43):

$$43/2 = 21 \text{ sisa } 1 \text{ (LSB)}$$

$$21/2 = 10 \text{ sisa } 1$$

$$10/2 = 5 \text{ sisa } 0$$

$$5/2 = 2 \text{ sisa } 1$$

$$2/2 = 1 \text{ sisa } 0$$

$$1/2 = 0 \text{ sisa } 1 \text{ (MSB)} \rightarrow 101011_2$$

Bagian Pecahan (0.375):

$$0.375 \times 2 = 0.75 \text{ (Ambil 0)}$$

$$0.75 \times 2 = 1.50 \text{ (Ambil 1)}$$

$$0.50 \times 2 = 1.00 \text{ (Ambil 1, selesai)}$$

$$\rightarrow 0.011_2$$

Hasil Akhir: $(101011.011)_2$

Pemetaan Cepat Biner $\leftrightarrow$ Heksadesimal & Oktal

Karena $16 = 2^4$ dan $8 = 2^3$, pemetaan angka dapat dilakukan secara langsung per kelompok bit:

- **Biner ke Heksadesimal:** Kelompokkan setiap **4-bit (Nibble)** mulai dari titik desimal.
- **Biner ke Oktal:** Kelompokkan setiap **3-bit** mulai dari titik desimal.

Studi Kasus Konversi Biner $(11101011001.10111)_2$

Pengelompokan 4-bit (Hex):	0111	0101	1001	.	1011	1000
Hasil Heksadesimal:	7	5	9	.	B	8₁₆ = 759.B8₁₆
Pengelompokan 3-bit (Oktal):	011	101	011	001	.	101 110
Hasil Oktal:	3	5	3	1	.	5 6₈ = 3531.56₈

Representasi Bilangan Bertanda (*Signed Numbers*) n -Bit

Dalam register memori n -bit, bit paling kiri (MSB, bit $n - 1$) berfungsi sebagai ****Sign Bit**** (0 = Positif, 1 = Negatif).

Format Representasi	Definisi Format Negatif	Rentang Nilai 8-Bit	Keterangan Utama
Sign-and-Magnitude	Bit MSB = 1, sisanya magnitudo murni	−127 s.d. +127	Ada dua nol (+0 dan −0)
1's Complement	Membalikkan seluruh bit (0 ↔ 1)	−127 s.d. +127	Ada dua nol; perlu end-around carry
2's Complement	1's Complement + 1	−128 s.d. +127	Standar Industri CPU Modern

Keunggulan Utama 2's Complement

Operasi pengurangan $A - B$ dapat diubah secara langsung oleh sirkuit penjumlahan (*Adder*) menjadi ****penjumlahan $A + (-B)$ **** tanpa sirkuit pengurang terpisah.

Operasi Aritmatika Penjumlahan & Pengurangan 2's Complement

Contoh Soal: Hitung $(25)_{10} - (42)_{10}$ dalam Format Biner 8-Bit

1. Ubah $+25_{10}$ ke biner 8-bit: $(00011001)_2$
2. Ubah $+42_{10}$ ke -42_{10} 2's Complement:
 - ▶ $+42_{10} = (00101010)_2$
 - ▶ $1's \text{ Comp} = (11010101)_2$
 - ▶ $2's \text{ Comp} = (11010101) + 1 = (11010110)_2$
3. Eksekusi Penjumlahan $(+25) + (-42)$:

$$\begin{array}{r} 00011001 \quad (+25) \\ +11010110 \quad (-42) \\ \hline 11101111 \quad (= -17_{10} \text{ dalam 2's Complement}) \quad \checkmark \end{array}$$

Deteksi Aritmatika Overflow pada Register n -Bit

Definisi & Kondisi Overflow

Overflow terjadi jika hasil operasi aritmatika melebihi batas kapasitas representasi register n -bit (misal: di luar -128 s.d. $+127$ untuk 8-bit).

Dua Aturan Emas Deteksi Overflow

1. ****Analisis Tanda****: Penjumlahan dua bilangan bertanda sama (Positif + Positif atau Negatif + Negatif) menghasilkan tanda yang berlawanan.
2. ****Kriteria Carry****: Nilai ***Carry-in*** ke bit MSB (C_{in}) tidak sama dengan ***Carry-out*** dari bit MSB (C_{out}):

$$\text{Overflow Flag } V = C_{in} \oplus C_{out}$$

Latihan Interaktif di Kelas: Deteksi Overflow

Soal Uji Pemahaman Mandiri

Tentukan apakah terjadi *Overflow* saat menjumlahkan dua bilangan 8-bit bertanda berikut: $(+100)_{10} + (+50)_{10}$! Buktikan menggunakan rumus flag $V = C_{in} \oplus C_{out}$!

Jawaban & Pembahasan

- ▶ $+100_{10} = (01100100)_2$; $+50_{10} = (00110010)_2$
- ▶ Eksekusi Penjumlahan Biner:

$$\begin{array}{r} 01100100 \quad (+100) \\ +00110010 \quad (+50) \\ \hline 10010110 \quad (= -106_{10} \text{ dalam 2's Complement}) \quad (\text{SALAH!}) \end{array}$$

- ▶ Analisis Flag: Terjadi carry masuk ke MSB ($C_{in} = 1$), tetapi tidak ada carry keluar MSB ($C_{out} = 0$).
- ▶ $V = 1 \oplus 0 = 1 \checkmark \rightarrow$ **FLAG OVERFLOW AKTIF!**

Rangkuman Pertemuan 1

- ▶ Sinyal digital memberikan ketahanan imun *noise margin* V_{IL} , V_{IH} dibanding sinyal analog kontinu.
- ▶ Formulasi radiks R memandu konversi posisi (R^i) dan algoritma pembagian/perkalian berulang.
- ▶ Pemetaan Biner $\leftrightarrow$ Heksadesimal dilakukan secara efisien melalui pengelompokan 4-bit (*Nibble*).
- ▶ **2's Complement** merupakan standar representasi signed integer pada prosesor komputer karena menyatukan logika penjumlahan dan pengurangan.
- ▶ **Overflow Flag ($V = C_{in} \oplus C_{out}$)** mendeteksi batas kesalahan kapasitas register n -bit.