



Minggu 10: Simulasi Komputer Multi-Skala & Parameter Parasitik

Metode Penelitian Teknik Elektro — Kerangka Kerja Hibrida 16 Minggu

Tim Dosen Pengampu Mata Kuliah Metode Penelitian

Minggu 10

Program Studi Teknik Elektro, Fakultas Teknik, Universitas Bengkulu

Agenda Perkuliahan Minggu 10

Pemodelan Multi-Skala

Parameter Komponen Parasitik

Simulasi Non-Ideal

Rangkuman & Tugas

Pemodelan Multi-Skala

Transisi dari Komponen Ideal ke Non-Ideal

Masalah Simulasi Ideal

Simulasi yang hanya menggunakan komponen ideal akan menghasilkan data yang terlalu optimis dan tidak realistis.

- **Kapasitor Ideal vs. Real:** Kapasitor fisik memiliki ESR (*Equivalent Series Resistance*) dan ESL (*Equivalent Series Inductance*).
- **Induktor Real:** Memiliki resistansi lilitan (R_{DC}) dan kapasitas antar-lilitan.
- **Jejak PCB:** Memiliki induktansi & resistansi parasitik per satuan panjang.

Parameter Komponenten Parasitik

Modifikasi Model Kapasitor Filter

Gantikan elemen C tunggal dengan model seri RLC: $C = 100 \mu\text{F}$, $\text{ESR} = 50 \text{ m}\Omega$, $\text{ESL} = 10 \text{ nH}$.

- Amati perubahan tegangan **ripple** pada luaran konverter saat ESR ditambahkan.
- Karakterisasi lonjakan tegangan transient (**overshoot**) akibat induktansi parasitik jejak PCB.

Simulasi Non-Ideal

Kriteria Kelulusan Fase 3 (Simulasi)

Jangan melanjutkan ke tahap pembuatan PCB/Hardware sebelum simulasi non-ideal menunjukkan kinerja yang memenuhi spesifikasi target!

- Ekspor data simulasi ke format CSV untuk diolah lebih lanjut.
- Simpan grafik komparasi ideal vs. non-ideal sebagai draf awal Bab 4 Skripsi.

Rangkuman & Tugas

Rangkuman & Tugas Minggu 10

Rangkuman Minggu 10

Memasukkan nilai parasitik dalam simulasi memperkecil selisih (*error

Tugas Mandiri Minggu 10

1. Kerjakan Soal Latihan C4–C6 Bab 4 pada buku.pdf.
2. Selesaikan model simulasi non-ideal topik Anda dan simpan data hasilnya.