

LEMBAR KERJA PRAKTIKUM HANDS-ON (LAB WORKSHEETS)

Mata Kuliah: Metode Penelitian Teknik Elektro (2 SKS)
Ekosistem Software Open-Source & Pengolahan Data Hibrida

Modul Praktikum 1: Simulasi Switching LTspice & Analisis THD Fourier

Tujuan: Mahasiswa mampu membuat skematik konverter Buck DC-DC, mengukur respon transien domain waktu, dan menghitung persentase Total Harmonic Distortion (THD) menggunakan simulasi Fourier LTspice.

Langkah Kerja & Perintah SPICE:

1. Buka aplikasi LTspice dan buat skematik konverter Buck dengan spesifikasi: $V_{in} = 24 \text{ V}$, $L = 100 \mu\text{H}$, $C = 220 \mu\text{F}$, $R_{load} = 10 \Omega$, frekuensi switching $f_s = 50 \text{ kHz}$.
2. Tambahkan model parasitik induktor ($R_{DC} = 0.1 \Omega$) dan ESR kapasitor ($R_{ESR} = 0.05 \Omega$).
3. Jalankan perintah transient `‘.tran 0 10m 0 1u’` dan fourier `‘.four 50k 10 V(out)’`.

Tabel Pengamatan Data Praktikum 1:

Frekuensi f_s	V_{out} Ideal (V)	V_{out} Real (V)	Ripple Tegangan (mV)	THD (%)
20 kHz				
50 kHz				
100 kHz				

Tugas Analisis (Bloom C4–C5): 1. Jelaskan pengaruh penambahan ESR kapasitor terhadap besarnya ripple tegangan luaran! 2. Mengapa peningkatan frekuensi switching f_s menurunkan THD tetapi berpotensi meningkatkan rugi-rugi switching MOSFET?

Modul Praktikum 2: Komputasi GNU Octave / Python Control Systems

Tujuan: Mahasiswa mampu memodelkan fungsi transfer sistem kontrol orde kedua, mensimulasikan respon langkah (*step response*), dan menganalisis kestabilan melalui Diagram Bode.

Kode Skrip GNU Octave:

```
pkg load control;
wn = 15.0; zeta = 0.4;
num = [wn^2]; den = [1, 2*zeta*wn, wn^2];
G = tf(num, den);
t = 0:0.01:2; [y, t] = step(G, t);
plot(t, y, 'b-', 'LineWidth', 2); grid on;
```

Tugas Analisis (Bloom C3–C6): 1. Hitung nilai Percentage Overshoot (%OS) dan Settling Time (t_s) dari plot respon langkah di atas! 2. Modifikasi nilai ζ dari 0.2 hingga 1.0 (step 0.2) dan gambarkan kurva komparatifnya!

Modul Praktikum 3: Perancangan PCB KiCad EDA & DRC Rules

Tujuan: Mahasiswa mampu menggambar skematik di Eeschema, menentukan ukuran trase berdasarkan standar IPC-2221, melakukan DRC, dan mengekspor file Gerber.

Tugas Desain PCB (Bloom C6): Rancanglah layout PCB 2-layer ukuran 5×5 cm untuk modul mikrokontroler ESP32 dengan sirkuit catu daya regulator 5 V ke 3.3 V lengkap dengan kapasitor decoupling 100 nF dan *Ground Pour Plane* di layer bawah.